

АВТОМАТИЗИРОВАННЫЙ СХЕМОТЕХНИЧЕСКИЙ СИНТЕЗ ФУНКЦИОНАЛЬНЫХ ЯЧЕЕК МАТРИЧНЫХ БИС ЭСЛ НА ОСНОВЕ ТОКОВЫХ ГРАФОВ

Предложен метод синтеза однокаскадных двухъярусных схем ЭСЛ с коллекторным и эмиттерным объединением на основе токовых графов для схемотехнического проектирования элементов функциональной библиотеки базового матричного кристалла. Приведен алгоритм, разработанный на базе данного метода, с помощью которого реализованы программы синтеза схем ЭСЛ.

Матричные БИС (МаБИС), изготавливаемые на основе базовых матричных кристаллов (БМК), возможно эффективно разрабатывать только с использованием систем автоматизированного проектирования, в задачу которых входят моделирование, верификация, размещение и трассировка МаБИС. Однако в промышленных системах автоматизированного проектирования МаБИС синтез схемотехнической библиотеки функциональных ячеек (ФЯ) на основе эмиттерно-связанной логики (ЭСЛ) не автоматизирован, что приводит к необходимости значительных затрат времени и средств на проектирование ФЯ. В связи с этим в статье рассмотрено автоматизированное схемотехническое проектирование ФЯ МаБИС на основе двухъярусных элементов ЭСЛ, имеющих наибольшее распространение среди МаБИС ЭСЛ.

Проанализируем элементы ЭСЛ на основе токовых графов (ТГ), позволяющих эффективно проводить схемотехнический анализ и синтез цифровых биполярных схем и использующихся в системах автоматизированного проектирования БИС. В данном методе применяется представление схемы в виде потенциально-токовых функциональных элементов (ПТФЭ): источников тока (ИТ), разветвителей тока (РТ), объединителей тока (ОТ), фиксаторов потенциалов (ФП), токовых ключей (ТК), обозначения и схемная реализация которых для элементов ЭСЛ приведены на рис. 1 (индексами 0 и 1 отмечены модификации ПТФЭ, различающиеся направлением протекания тока). В работе [1] предложен макроэлемент ПТФЭ переключатель тока (ПТ), позволяющий упростить представление ТГ схем ЭСЛ (рис. 1). В отрицательной логике, применяемой для схем ЭСЛ, OT_0 реализует логическую функцию конъюнкции, OT_1 — дизъюнкции, а на выходах 0 и 1 ПТ формируются соответственно функции

$$F_0 = \overline{X_1 \dots X_n} \cdot Y; \quad F_1 = X_1 \dots X_n \cdot Y,$$

где $Y=1$, если течет задающий ток в ПТ и $Y=0$ — в противном случае. В качестве примера использования ТГ на рис. 2, 3 приведены двухъярусная схема ЭСЛ и ее ТГ.

Воспользуемся изложенной в [1] методикой синтеза схем ЭСЛ на основе токовых графов, позволяющей формализовать процесс схемотехнического проектирования функциональных узлов МаБИС. Для ее

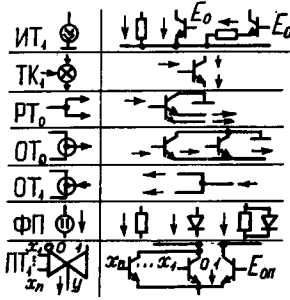


Рис. 1

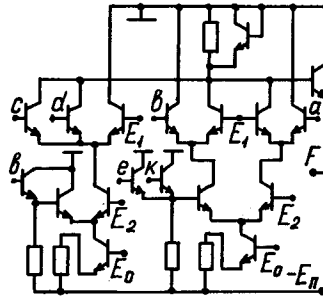


Рис. 2

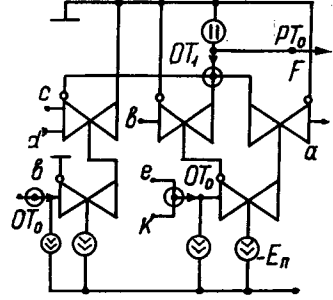


Рис. 3

машинной реализации необходимо дополнение рядом этапов, отражающих специфику схемотехнического базиса используемого БМК.

Проведенный анализ логических возможностей двухъярусного элемента ЭСЛ на основе ТГ выявил, что он реализует 14 типов базовых функций, приведенных в табл. 1. Отметим, что функции F_1, F_2 выполняются с помощью одноярусной схемы ЭСЛ, которую можно считать частным случаем двухъярусного элемента, функции F_4 и F_5, F_8 и F_9 преобразуются одна в другую при перемене сигналов на входах ПТ схемы ЭСЛ. В табл. 1 приведены характеристики базовых схем ЭСЛ, формирующих функции вида $F_1 \dots F_{14}$, где t_3 — задержка одноярусного элемента ЭСЛ, которая примерно на четверть меньше, чем задержка для входов нижнего яруса двухъярусного элемента ЭСЛ ($I_{пт}$ — ток ПТ, $I_{эп}$ — ток входного эмиттерного повторителя).

Для машинного представления информации о ТГ схем ЭСЛ используется описание токового графа (ОТГ), в котором указываются ПТ и подаваемые на их входы логические переменные. Цифрами 0 и 1 отмечаются применяемые выходы ПТ. Ярусно соединенные ПТ перечисляются в ОТГ последовательно, разделяясь знаком «—». Коллектор-

Таблица 1

Базовая функция	Описание токового графа	Параметры схемы		
		Чис- ло ПТ	Задерж- ка	Токи *
$F_1 = A_1 \dots A_n$	ПТО($A_1 \dots A_n$)	1	t_3	$I_{пт}$
$F_2 = A_1 \dots A_n$	ПТ1($A_1 \dots A_n$)	1	t_3	$I_{пт}$
$F_3 = A_1 \dots A_n \cdot B_1 \dots B_n$	ПТО($A_1 \dots A_n$)—ПТО($B_1 \dots B_n$)	2	$1,25t_3$	$I_{пт} + I_{эп}$
$F_4 = A_1 \dots A_n \cdot B_1 \dots B_n$	ПТО($A_1 \dots A_n$)—ПТ1($B_1 \dots B_n$)	2	$1,25t_3$	$I_{пт} + I_{эп}$
$F_5 = A_1 \dots A_n \cdot B_1 \dots B_n$	ПТ1($A_1 \dots A_n$)—ПТО($B_1 \dots B_n$)	2	$1,25t_3$	$I_{пт} + I_{эп}$
$F_6 = A_1 \dots A_n \cdot B_1 \dots B_n$	ПТ1($A_1 \dots A_n$)—ПТ1($B_1 \dots B_n$)	2	$1,25t_3$	$I_{пт} + I_{эп}$
$F_7 = A_1 \dots A_n + B_1 \dots B_n$	ПТО($A_1 \dots A_n$)—ПТ1($B_1 \dots B_n$)—ПТ1($A_1 \dots A_n$)	2	$1,25t_3$	$I_{пт} + I_{эп}$
$F_8 = A_1 \dots A_n + B_1 \dots B_n$	ПТО($A_1 \dots A_n$)—ПТО($B_1 \dots B_n$)—ПТ1($A_1 \dots A_n$)	2	$1,25t_3$	$I_{пт} + I_{эп}$
$F_9 = A_1 \dots A_n + B_1 \dots B_n$	ПТ1($A_1 \dots A_n$)—ПТ1($B_1 \dots B_n$)—ПТО($A_1 \dots A_n$)	2	$1,25t_3$	$I_{пт} + I_{эп}$
$F_{10} = A_1 \dots A_n + B_1 \dots B_n$	ПТ1($A_1 \dots A_n$)—ПТО($B_1 \dots B_n$)—ПТО($A_1 \dots A_n$)	2	$1,25t_3$	$I_{пт} + I_{эп}$
$F_{11} = A_1 \dots A_n \cdot B_1 \dots B_n + A_1 \dots A_n \cdot C_1 \dots C_n$	ПТО($A_1 \dots A_n$)—ПТО($B_1 \dots B_n$)—ПТ1($A_1 \dots A_n$)— — ПТО($C_1 \dots C_n$)	3	$1,25t_3$	$I_{пт} + I_{эп}$
$F_{12} = A_1 \dots A_n \cdot B_1 \dots B_n + A_1 \dots A_n \cdot C_1 \dots C_n$	ПТО($A_1 \dots A_n$)—ПТО($B_1 \dots B_n$)—ПТ1($A_1 \dots A_n$)— — ПТ1($C_1 \dots C_n$)	3	$1,25t_3$	$I_{пт} + I_{эп}$
$F_{13} = A_1 \dots A_n \cdot B_1 \dots B_n + A_1 \dots A_n \cdot C_1 \dots C_n$	ПТО($A_1 \dots A_n$)—ПТ1($B_1 \dots B_n$)—ПТ1($A_1 \dots A_n$)— — ПТО($C_1 \dots C_n$)	3	$1,25t_3$	$I_{пт} + I_{эп}$
$F_{14} = A_1 \dots A_n \cdot B_1 \dots B_n + A_1 \dots A_n \cdot C_1 \dots C_n$	ПТО($A_1 \dots A_n$)—ПТ1($B_1 \dots B_n$)—ПТ1($A_1 \dots A_n$)— — ПТ1($C_1 \dots C_n$)	3	$1,25t_3$	$I_{пт} + I_{эп}$

* — Без учета тока выходного эмиттерного повторителя.